

DESAIN GATE DRIVER UNTUK MOSFET PARALEL PADA TEGANGAN DAYA MENENGAH

SKRIPSI

Diajukan Untuk Memenuhi Persyaratan Guna Meraih Gelar Sarjana Strata 1

Teknik Elektro Universitas Muhammadiyah Malang



Disusun Oleh:

Rendy Sapta Ramadhan 201910130311039

Tirta Seciohusodo 201910130311053

Candra Gema Nurkholiq 201910130311024

Dhimas Putra Ragil 201910130311075

FAKULTAS TEKNIK

TEKNIK ELEKTRO

UNIVERSITAS MUHAMMADIYAH MALANG

2023

LEMBAR PERSETUJUAN

**DESAIN GATE DRIVER UNTUK MOSFET PARALEL PADA
TEGANGAN DAYA MENENGAH**

**Diajukan Untuk Memenuhi Salah Satu Syarat Memperoleh Gelar Sarjana
(SI)Teknik Elektro Universitas Muhammadiyah Malang**


Disusun Oleh :


Dhimas Putra Ragil	201910130311075
Rendy Sapta Ramadhan	201910130311039
Tirta Seciohusodo	201910130311053
Candra Gema Nurkholiq	201910130311024

Diperiksa dan disetujui oleh:

Pembimbing I

Pembimbing II


Ir. Nur Alif Mardiyah, M.T.
NIDN. 0718036502


Khushul Hidavat, S.T., M.T.
NIDN. 0723108202

LEMBAR PENGESAHAN

DESAIN GATE DRIVER UNTUK MOSFET PARALEL PADA TEGANGAN DAYA MENENGAH

Diajukan Untuk Memenuhi Salah Satu Syarat Memperoleh Gelar Sarjana
(S1) Teknik Elektro Universitas Muhammadiyah Malang

Disusun Oleh:

Dhimas Putra Ragil	201910130311075
Rendy Saptu Ramadhan	201910130311039
Tirta Seciohusodo	201910130311053
Candra Gema Nurkholiq	201910130311024

Tanggal Ujian : 13 Juli 2023

Periode Wisuda : VI

Disetujui oleh:

1. Ir. Nur Alii Mardiyah, M.T. (Pembimbing I)

NIDN. 0718036502

2. Khusnul Hidayat, S.T., M.T. (Pembimbing II)

NIDN. 0723108202

3. Machmud Effendy, S.T., M.Eng. (Penguji I)

NIDN. 0715067402

4. Basri Noor Cahyadi, S.T., M.Sc. (Penguji II)

NIDN. 0718069102

Mengetahui,

Kaplan Jurusan Teknik Elektro



Khusnul Hidayat, S.T., M.T.

NIDN. 0723108202

LEMBAR PERNYATAAN

Yang bertanda tangan dibawah ini:

Nama : **Dhimas Putra Ragil**
Tempat/Tgl Lahir : **Probolinggo, 27 Oktober 2000**
NIM : **201910130311075**
Fak/Jurusan : **Teknik/Elektro**

Dengan ini saya menyatakan bahwa Tugas Akhir kami dengan judul **“DESAIN GATE DRIVER UNTUK MOSFET PARALEL PADA TEGANGAN DAYA MENENGAH”** beserta seluruh isinya adalah karya saya sendiri dan bukan merupakan karya tulis orang lain, baik sebagian maupun seluruhnya, kecuali dalam bentuk kutipan yang telah disebutkan sumbernya. Demikian surat pernyataan ini saya buat dengan sebenarnya. Apabila kemudian ditemukan adanya pelanggaran terhadap etika keilmuan dalam karya saya ini, atau ada klaim dari pihak lain terhadap keaslian karya saya ini maka saya siap menanggung segala bentuk resiko/sanksi yang berlaku.

Malang, Oktober 2023

Yang Membuat
Pernyataan



Dhimas Putra Ragil

Mengetahui,

Dosen Pembimbing I

Ir. Nur Alif Mardiyah, M.T.

NIDN. 0718036502

Dosen Pembimbing II

Khusnul Hidayat, S.T., M.T.

NIDN. 0723108202

LEMBAR PERNYATAAN

Yang bertanda tangan dibawah ini:

Nama : Rendy Sapta Ramadhan
Tempat/Tgl Lahir : Sampit, 2 Desember 2000
NIM : 201910130311039
Fak/Jurusan : Teknik/Elektro

Dengan ini saya menyatakan bahwa Tugas Akhir kami dengan judul **“DESAIN GATE DRIVER UNTUK MOSFET PARALEL PADA TEGANGAN DAYA MENENGAH”** beserta seluruh isinya adalah karya saya sendiri dan bukan merupakan karya tulis orang lain, baik sebagian maupun seluruhnya, kecuali dalam bentuk kutipan yang telah disebutkan sumbernya. Demikian surat pernyataan ini saya buat dengan sebenar-benarnya. Apabila kemudian ditemukan adanya pelanggaran terhadap etika keilmuan dalam karya saya ini, atau ada klaim dari pihak lain terhadap keaslian karya saya ini maka saya siap menanggung segala bentuk resiko/sanksi yang berlaku.

Malang, Oktober 2023

Yang Membuat
Pernyataan



Rendy Sapta Ramadhan

Mengetahui,

Dosen Pembimbing I

Ir. Nur Alif Mardiyah, M.T.

NIDN. 0718036502

Dosen Pembimbing II

Khusnul Hidayat, S.T., M.T.

NIDN. 0723108202

LEMBAR PERNYATAAN

Yang bertanda tangan dibawah ini:

Nama : **Tirta Sciohusodo**
Tempat/Tgl Lahir : **Bontang, 8 juni 2001**
NIM : **201910130311053**
Fak/Jurusan : **Teknik/Elektro**

Dengan ini saya menyatakan bahwa Tugas Akhir kami dengan judul **“DESAIN GATE DRIVER UNTUK MOSFET PARALEL PADA TEGANGAN DAYA MENENGAH”** beserta seluruh isinya adalah karya saya sendiri dan bukan merupakan karya tulis orang lain, baik sebagian maupun seluruhnya, kecuali dalam bentuk kutipan yang telah disebutkan sumbernya. Demikian surat pernyataan ini saya buat dengan sebenarnya. Apabila kemudian ditemukan adanya pelanggaran terhadap etika keilmuan dalam karya saya ini, atau ada klaim dari pihak lain terhadap keaslian karya saya ini maka saya siap menanggung segala bentuk resiko/sanksi yang berlaku.

Malang, Oktober 2023

Yang Membuat
Pernyataan



Tirta Sciohusodo

Mengetahui,

Dosen Pembimbing I

Ir. Nur Alif Mardiyah, M.T.

NIDN. 0718036502

Dosen Pembimbing II

Khusnul Hidayat, S.T., M.T.

NIDN. 0723108202

LEMBAR PERNYATAAN

Yang bertanda tangan dibawah ini:

Nama : Candra Gema Nurkholiq
Tempat/Tgl Lahir : Anjir Muara, 29 April 2001
NIM : 201910130311024
Fak/Jurusan : Teknik/Elektro

Dengan ini saya menyatakan bahwa Tugas Akhir kami dengan judul "DESAIN GATE DRIVER UNTUK MOSFET PARALEL PADA TEGANGAN DAYA MENENGAH" beserta seluruh isinya adalah karya saya sendiri dan bukan merupakan karya tulis orang lain, baik sebagian maupun seluruhnya, kecuali dalam bentuk kutipan yang telah disebutkan sumbernya. Demikian surat pernyataan ini saya buat dengan sebenarnya. Apabila kemudian ditemukan adanya pelanggaran terhadap etika keilmuan dalam karya saya ini, atau ada klaim dari pihak lain terhadap keaslian karya saya ini maka saya siap menanggung segala bentuk resiko/sanksi yang berlaku.

Malang, Oktober 2023

Yang Membuat
Pernyataan



Candra Gema Nurkholiq

Mengetahui,

Dosen Pembimbing I

Ir. Nur Alif Mardiyah, M.T.

NIDN. 0718036502

Dosen Pembimbing II

Khusnul Hidayat, S.T., M.T.

NIDN. 0723108202

LEMBAR PERSEMBAHAN

Sembah sujud serta syukur kehadiran Allah Subhanahu Wa Ta'. Taburan cinta dan kasih sayang-Nya telah memberikan kami kekuatan dan membekali kami dengan ilmu. Atas karunia serta kemudahan yang Allah berikan kepada kami akhirnya skripsi ini dapat terselesaikan. Sholawat dan salam selalu terlimpahkan kepada Rasulullah Muhammad Shalallahu 'Alayhi Wasallam. Penulis menyampaikan ucapan terima kasih yang sebesar-besarnya kepada:

1. Kedua orang tua kami, kakak dan adik beserta keluarga yang telah memberikan semangat dan dorongan motivasi serta doa, sehingga kami bisa menyelesaikan penulisan ini dengan lancar.
2. Ibu Ir. Nur Alif Mardiyah, M.T. selaku Pembimbing Utama dan Bapak Khusnul Hidayat, S.T., M.T. selaku Pembimbing Pendamping.
3. Bapak Khusnul Hidayat, S.T., M.T., selaku Ketua Jurusan Teknik Elektro Fakultas Teknik Universitas Muhammadiyah Malang.
4. Bapak dan Ibu Dosen Jurusan Teknik Elektro Fakultas Teknik Universitas Muhammadiyah Malang yang telah memberikan berbagai macam ilmu, pengalaman dan hal-hal bermanfaat.
5. Seluruh kawan-kawan seperjuangan khususnya angkatan 2019 yang selalu mendukung dan membuat kegembiraan.
6. Dan yang terakhir, tim 23 selaku rekan dalam kegiatan Capstone dan penulisan dokumen ini.

ABSTRAK

Desain Gate Driver MOSFET paralel adalah suatu sistem yang digunakan untuk mengendalikan MOSFET pada rangkaian daya. Tujuan utama dari desain ini adalah untuk meningkatkan kinerja MOSFET paralel pada rangkaian daya yang membutuhkan kecepatan dan efisiensi yang tinggi. Pada desain gate driver MOSFET paralel ini menggunakan enam buah MOSFET yang dirangkai secara paralel dengan konfigurasi half-bridge dan menggunakan PWM generator yang berperan penting dalam mengendalikan daya keluaran dengan mengubah lebar pulsa yang akan diteruskan ke IC IR2104 sebagai gate driver MOSFET untuk mengontrol on dan off pada kondisi high dan low. Dengan ditambahkannya penguat totem yang mampu meningkatkan kecepatan switching pada MOSFET untuk mengurangi kerugian daya dan meningkatkan efisiensi pada sistem. Berdasarkan hasil pengujian pada rangkaian gate driver MOSFET paralel tanpa penguat totem dan rangkaian gate driver MOSFET paralel, rise time pada MOSFET lebih cepat 30ns dan delay rise time dari PWM ke tegangan output (V_{out}) lebih cepat 260ns dibandingkan dengan rangkaian gate driver MOSFET paralel tanpa penguat totem, untuk fall time 190ns lebih cepat dan delay fall time dari PWM ke tegangan output (V_{out}) lebih cepat 370ns dibandingkan dengan rangkaian gate driver MOSFET paralel tanpa penguat totem. Untuk output daya pada uji beban dengan power resistor 60w 14,6ohm.

Kata Kunci: Gate Driver, MOSFET, Paralel

ABSTRACT

The design of the parallel MOSFET gate driver is a system used to control MOSFETs in a power circuit. The main purpose of this design is to enhance the performance of parallel MOSFETs in power circuits that require high speed and efficiency. In this parallel MOSFET gate driver design, six MOSFETs are connected in parallel with a half-bridge configuration, and a PWM generator plays a crucial role in controlling the output power by modifying the pulse width that will be fed to the IR2104 IC as the MOSFET gate driver, to control the on and off states during high and low conditions. By adding a totem pole amplifier, which can increase the switching speed of the MOSFET, power losses are reduced, and system efficiency is improved based on the test results of the parallel MOSFET gate driver circuit with and without the totem pole amplifier, the rise time of the MOSFET is 30ns faster, and the delay rise time from PWM to output voltage (V_{out}) is 260ns faster compared to the parallel MOSFET gate driver circuit without the totem pole amplifier. Additionally, the fall time is 190ns faster, and the delay fall time from PWM to output voltage (V_{out}) is also faster compared to the parallel MOSFET gate driver circuit without the totem pole amplifier. Moreover, in the load test with a 60W 14,6ohm power resistor, the output power resulted in 0.730W higher than the parallel MOSFET gate driver circuit without the totem pole amplifier.

Keywords: Gate Driver, MOSFET, Parallel

KATA PENGANTAR

Puji dan syukur penulis panjatkan kehadirat Allah Subhanahu Wa Ta'ala atas segala nikmat-Nya, Rahmat-Nya, serta Hidayah-Nya. Sholawat serta salam semoga senantiasa tercurah kepada Rasulullah Muhammad Shalallahu 'Alayhi Wasallam. Atas kehendak dan karunia-Nya penulis mampu menyelesaikan skripsi yang berjudul:

“Desain Gate Driver Untuk MOSFET Paralel Pada Tegangan Daya Menengah”

Penulisan skripsi ini merupakan salah satu syarat untuk menyelesaikan jenjang pendidikan S1 dan memperoleh gelar sarjana teknik di Jurusan Teknik Elektro, Fakultas Teknik, Universitas Muhammadiyah Malang. Penulis mengucapkan terima kasih sebesar-besarnya kepada segenap pihak yang telah memberikan semangat serta dukungan, baik itu berupa bantuan maupun doa dan beragam pengalaman selama proses penyelesaian skripsi ini.

Dalam penulisan skripsi ini, penulis telah berusaha semaksimal mungkin dan besar harapan penulis untuk menerima saran dan kritik guna perbaikan dan pengembangan skripsi ini. Semoga skripsi ini dapat memberikan manfaat yang luas.

Malang, Oktober 2023

Penulis

DAFTAR ISI

COVER	i
LEMBAR PERSETUJUAN	ii
LEMBAR PENGESAHAN	iii
LEMBAR PERNYATAAN	iv
LEMBAR PERNYATAAN	v
LEMBAR PERNYATAAN	vi
LEMBAR PERNYATAAN	vii
LEMBAR PERSEMBAHAN	viii
ABSTRAK	ix
ABSTRACT	x
KATA PENGANTAR	xi
DAFTAR ISI	xii
DAFTAR GAMBAR	xvi
DAFTAR TABEL	xviii
CATATAN SEJARAH PERBAIKAN	xxi
DAFTAR SINGKATAN	xxii
BAB I LATAR BELAKANG PROYEK	1
1.1 Pengantar	1
1.1.1 Ringkasan Isi Dokumen.	1
1.1.2 Tujuan Penulisan Dan Aplikasi/Kegunaan Dokumen	1
1.2 Development Project Proposal	2
1.2.1 Need, Objective and Product	2
1.3 Product Characteristics	3
1.4 Business Analysis	4
1.5 Product Development Planning	4
1.5.1 Development Effort	4
1.6 Jadwal dan Waktu	6
1.7 Development Effort	7

1.7.1 Daftar Deliverables, Spesifikasi, Dan Jadwalnya.....	9
1.8 Cluster Plant	10
1.9 Conclusions	10
BAB II SPESIFIKASI	11
2.1 Pengantar	11
2.1.1 Ringkasan Isi Dokumen	11
2.1.2 Tujuan Penulisan Dan Aplikasi/Kegunaan Dokumen	11
2.2 Spesifikasi.....	11
2.2.1 Definisi, Fungsi Dan Spesifikasi	11
2.3 Desain	12
2.3.1 Spesifikasi Fungsi dan Performansi	13
2.3.2 Spesifikasi Fisik dan Lingkungan	15
2.4 Verifikasi.....	16
2.4.1 Prosedur Pengujian.....	16
2.4.2 Analisis Toleransi	16
2.4.3 Pengujian Keandalan.....	16
2.5 Biaya dan Jadwal.....	16
BAB III PERANCANGAN SISTEM	20
3.1 Pengantar	20
3.1.1 Ringkasan Isi Dokumen	20
3.1.2 Tujuan Penulisan Dan Aplikasi/Kegunaan Dokumen	20
3.2 Spesifikasi.....	20
3.2.1 Definisi, Fungsi Dan Spesifikasi	20
3.2.2 Desain	21
3.2.3 Spesifikasi Fungsi dan Performansi	22
3.2.4 Spesifikasi Fisik dan Lingkungan	24

3.3 Verifikasi.....	25
3.4 Biaya dan Jadwal.....	26
3.5 Perancangan Sistem	28
3.5.1 Penjabaran Sistem Level	28
3.6 Pendahuluan Metode	30
3.7 Desain Sistem	30
3.8 Desain Simulasi.....	31
3.9 Desain Hardware.....	32
3.9.1 Gate Driver.....	32
3.9.2 Adjustable 2 Channel PWM Generator Wave Signal Pulse Frequency	33
3.9.3 MOSFET(IRFP450).....	34
3.9.4 IR2104	35
3.9.5 Power Resistor.....	35
BAB IV IMPLEMENTASI.....	37
4.1 Pengantar	37
4.1.1 Ringkasan Isi Dokumen	37
4.1.2 Tujuan Penulisan Dan Aplikasi/Kegunaan Dokumen	37
4.2 Implementasi.....	37
4.3 Hardware.....	38
BAB V HASIL PENGUJIAN	46
5.1 Pengantar	46
5.1.1 Ringkasan Isi Dokumen	46
5.1.2 Tujuan Penulisan dan Aplikasi/Kegunaan Dokumen	46
5.2 Pengujian Subsistem Perangkat Keras	46
5.2.1 Pengujian Subsistem Perangkat Keras	46
5.3 Pengujian Sistem Terintegrasi.....	59

c) Syarat Pengujian.....	61
d) Prosedur Pengujian	62
e) Hasil Pengujian	62
5.4 Kesimpulan	67
DAFTAR PUSTAKA.....	68
LAMPIRAN.....	69



DAFTAR GAMBAR

Gambar 2.1 Blok Diagram Pemodelan dan Simulasi Rangkaian Gate Driver MOSFET Paralel.....	13
Gambar 3.1 Blok Diagram Pemodelan dan Simulasi Rangkaian Gate Driver MOSFET Paralel.....	22
Gambar 3.2 Sistem Level 0.....	29
Gambar 3.3 DFD Level 1 Gate Driver.....	29
Gambar 3.4 Sistem Level 1 Half Bridge.....	30
Gambar 3.5 Rangkaian Gate Driver Paralel 4 MOSFET.....	30
Gambar 3.6 Diagram Alir Sistem.....	31
Gambar 3.7 Rangkaian Gate Driver MOSFET Paralel.....	32
Gambar 3.8 Rangkaian Gate Driver MOSFET Tunggal.....	32
Gambar 3.9 Rangkaian Gate Driver MOSFET Tanpa Penguat Totem.....	32
Gambar 3.10 Rangkaian Gate Driver MOSFET Paralel menggunakan Penguat Totem.....	33
Gambar 3.11 Adjustable 2 Channel PWM Generator Wave Signal Pulse Frequency.....	34
Gambar 3.12 MOSFET IRP450.....	34
Gambar 3.13 IC IR2104.....	35
Gambar 3.14 Power Resistor.....	36
Gambar 4.1 Gate Driver MOSFET Paralel.....	38
Gambar 4.2 Adjustable 2 Channel PWM Generator Wave Signal Pulse Frequency.....	39
Gambar 4.3 IR2104.....	40
Gambar 4.4 MOSFET IRFP450.....	41
Gambar 4.5 Penguat Totem.....	42
Gambar 4.6 Power Resistor.....	43
Gambar 4.7 Driver MOSFET Tunggal.....	44
Gambar 4.8 Driver MOSFET Paralel Tanpa Penguat Totem.....	44
Gambar 4.9 Driver MOSFET Paralel Menggunakan Penguat Totem.....	45
Gambar 5.1 Pengujian PWM Generator Pada Frekuensi.....	53

Gambar 5.2 Pengujian SMPS 12V 5A.....	53
Gambar 5.3 Pengujian Adaptor 12V 1A	54
Gambar 5.4 Pengujian Adaptor Toshiba	55
Gambar 5.5 Pengujian Driver MOSFET Tunggal.....	56
Gambar 5.6 Pengujian Driver MOSFET Paralel tanpa Penguat Totem.....	57
Gambar 5.7 Pengujian Driver MOSFET Paralel menggunakan penguat totem ...	59
Gambar 5.8 Hasil Pengujian sistem secara keseluruhan terhadap beban dengan konfigurasi PWM Duty Cycle 50% dan Frekuensi 1KHz Gate Driver MOSFET Tunggal (A)Rise Time(B) Delay Rise Time	64
Gambar 5.9 Hasil Pengujian sistem secara keseluruhan terhadap beban dengan konfigurasi PWM Duty Cycle 50% dan Frekuensi 1KHz Gate Driver MOSFET Tunggal (B)Fall Time (B)Delay Fall Time	65
Gambar 5.10 Hasil Pengujian sistem secara keseluruhan terhadap beban dengan konfigurasi PWM Duty Cycle 50% dan Frekuensi 1KHz Gate Driver MOSFET Paralel Tanpa Penguat Totem (A)Rise Time (B)Delay Rise Time.....	65
Gambar 5.11 Hasil Pengujian sistem secara keseluruhan terhadap beban dengan konfigurasi PWM Duty Cycle 50% dan Frekuensi 1KHz Gate Driver MOSFET Paralel dengan Penguat Totem (B)Fall Time (B)Delay Fall Time.....	Error!

Bookmark not defined.

DAFTAR TABEL

Tabel 1.1 Jadwal dan Waktu Pengembangan Produk.....	6
Tabel 1.2 Rincian Harga Produksi untuk Pengembangan Riset dan Pembuatan Produk.....	7
Tabel 1.3 Rincian Harga Produksi untuk Satu Produk.....	8
Tabel 1.4 Deliverables, Spesifikasi dan Jadwal Proyek Penelitian.....	9
Tabel 2.1 Spesifikasi SMPS 12V.....	13
Tabel 2.2 Spesifikasi Adjustable 2 Channel PWM Generator Wave Signal Pulse Frequency.....	14
Tabel 2.3 Spesifikasi IC (integrated circuit) IR2104.....	14
Tabel 2.4 Spesifikasi MOSFET IRFP450.....	15
Tabel 2.5 Biaya Komponen.....	16
Tabel 2.6 Jadwal pengerjaan.....	17
Tabel 2.7 Tugas Anggota.....	19
Tabel 3.1 Spesifikasi SMPS 12V 5A.....	22
Tabel 3.2 Spesifikasi Adjustable 2 Channel PWM Generator Wave Signal Pulse Frequency.....	23
Tabel 3.3 Spesifikasi IC (integrated circuit) IR2104.....	23
Tabel 3.4 Spesifikasi MOSFET IRFP450.....	24
Tabel 3.5 Biaya Komponen.....	26
Tabel 3.6 Jadwal Pengerjaan.....	27
Tabel 3.7 Tugas masing-masing Anggota Kelompok.....	28
Tabel 4.1 Penjabaran Perangkat.....	38
Tabel 4.2 Spesifikasi SMPS 12V 5A.....	39
Tabel 4.3 Spesifikasi Adjustable 2 Channel PWM Generator Wave Signal Pulse Frequency.....	39
Tabel 4.4 Spesifikasi IC (integrated circuit) IR2104.....	40
Tabel 4.5 Spesifikasi MOSFET IRFP450.....	41
Tabel 4.6 Spesifikasi Transistor BD139.....	42
Tabel 4.7 Spesifikasi Transistor BD140.....	42

Tabel 5.1 Lingkup Pengujian Adjustable 2 Channel PWM Generator Wave Signal Pulse Frequency	47
Tabel 5.2 Lingkup Pengujian SMPS 12V 5A	47
Tabel 5.3 Lingkup Pengujian Adaptor 12V 1A.....	47
Tabel 5.4 Lingkup Pengujian Adaptor Toshiba.....	47
Tabel 5.5 Lingkup Pengujian Driver MOSFET Tunggal.....	48
Tabel 5.6 Lingkup Pengujian Driver MOSFET Paralel Tanpa Penguat Totem	48
Tabel 5.7 Lingkup Pengujian Driver MOSFET Paralel Menggunakan Penguat Totem.....	48
Tabel 5.8 Konfigurasi Pengujian Adjustable 2 Channel PWM Generator Wave Signal Pulse Frequency.....	49
Tabel 5.9 Konfigurasi Pengujian SMPS 12V 5A.....	49
Tabel 5.10 Konfigurasi Pengujian Adaptor 12V 1A	49
Tabel 5.11 Konfigurasi Pengujian Adaptor Toshiba.....	49
Tabel 5.12 Konfigurasi Pengujian Driver MOSFET Tunggal.....	50
Tabel 5.13 Konfigurasi Pengujian Driver MOSFET Paralel tanpa Penguat Totem	50
Tabel 5.14 Konfigurasi Pengujian Driver MOSFET Paralel menggunakan Penguat Totem.....	50
Tabel 5.15 Hasil Pengujian Frekuensi Adjustable 2 Channel PWM Generator Wave Signal Pulse Frequency	52
Tabel 5.16 Hasil Pengujian SMPS 12V 5 A.....	53
Tabel 5.17 Hasil Pengujian Adaptor 12V 1A.....	54
Tabel 5.18 Hasil Pengujian Adaptor Toshiba	54
Tabel 5.19 Hasil Pengujian Driver MOSFET Tunggal pada Frekuensi 50Hz	55
Tabel 5.20 Hasil Pengujian Driver MOSFET Tunggal pada Frekuensi 1KHz	55
Tabel 5.21 Hasil Pengujian Driver MOSFET Tunggal pada Frekuensi 10KHz ...	55
Tabel 5.22 Pengujian Driver MOSFET Paralel tanpa penguat totem pada Frekuensi 50Hz.....	56
Tabel 5.23 Hasil Pengujian Driver MOSFET Paralel tanpa penguat totem pada Frekuensi 1KHz	57

Tabel 5.24 Hasil Pengujian Driver MOSFET Paralel tanpa penguat totem pada Frekuensi 10KHz	57
Tabel 5.25 Hasil Pengujian Driver MOSFET Paralel menggunakan penguat totem pada Frekuensi 50Hz.....	58
Tabel 5.26 Hasil Pengujian Driver MOSFET Paralel menggunakan penguat totem pada Frekuensi 1KHz.....	58
Tabel 5.27 Hasil Pengujian Driver MOSFET Paralel menggunakan penguat totem pada Frekuensi 10Khz.....	58
Tabel 5.28 Lingkup Pengujian Sistem Terintegrasi (Tunggal).....	59
Tabel 5.29 Lingkup Pengujian Sistem Terintegrasi (Paralel Tanpa Penguat Totem)	59
Tabel 5.30 Lingkup Pengujian Sistem Terintegrasi (Paralel Menggunakan Penguat Totem)	60
Tabel 5.31 Lingkup Pengujian Sistem Terintegrasi (Tunggal).....	60
Tabel 5.32 Lingkup Pengujian Sistem Terintegrasi (Paralel Tanpa Penguat Totem)	61
Tabel 5.33 Lingkup Pengujian Sistem Terintegrasi (Paralel Menggunakan Penguat Totem)	61
Tabel 5.34 Hasil Pengujian sistem secara keseluruhan terhadap beban (Gate Driver MOSFET tunggal).....	62
Tabel 5.35 Hasil Pengujian sistem secara keseluruhan terhadap beban (Gate Driver MOSFET Paralel Tanpa Penguat Totem).....	63
Tabel 5.36 Hasil Pengujian sistem secara keseluruhan terhadap beban (Gate Driver MOSFET Paralel Menggunakan Penguat Totem).....	63

DAFTAR PUSTAKA

- [1] Fitriadi, Muh. Imran Hamid, “DESAIN RANGKAIAN GATE-DRIVER UNTUK KONVERTER YANG BEKERJA DENGAN VOLTAGE MODE CONTROL”, Jurnal Nasional Teknik Elektro, Juli 2016.
- [2] Hendi Matalata, Rozlinda Dewi, “Desain Rangkaian Gate Driver Analog untuk Dual MOSFET Drivers”, Jurnal Ilmiah Universitas Batanghari Jambi, 21(2), Juli 2021.
- [3] Benjamin J. Blalock, Daniel J. Costinett, “Gate Drive Gate Drive Design for Paralleled SiC MOSFETs in High Power Voltage Source Converters”. Master’s Thesis, University of Tennessee, 2018.
- [4] Christian Radici, “Paralleling power MOSFETs in high power applications, Applications Engineer, Manchester. Jae Wei, Applications Engineer, Shanghai, 2010.
- [5] Toshihisa Shimizu, Keiji Wada, “A gate drive circuit of power MOSFETs and IGBTs for low switching losses”, International Conference on Power Electronics (ICPE), 2007.



UNIVERSITAS MUHAMMADIYAH MALANG
FAKULTAS TEKNIK
JURUSAN TEKNIK ELEKTRO & D3 TEKNIK ELEKTRONIKA
Jl. Raya Tlogomas 246 Malang 65144 Telp. 0341 - 464318 Ext. 129, Fax. 0341 - 460782

FORM CEK PLAGIASI LAPORAN TUGAS AKHIR

Nama Mahasiswa : Dhimas Putra Ragil/Rendy Sapta Ramadhan
Candra Gema Nurkholiq/Tirta Seciohusodo
NIM : 201910130311075/201910130311039/201910130311024/201910130311053
Judul TA : DESAIN GATE DRIVER UNTUK MOSFET PARALEL
PADA TEGANGAN DAYA MENENGAH

Hasil Cek Plagiarisme dengan Turnitin

No.	Komponen Pengecekan	Nilai Maksimal Plagiasi (%)	Hasil Cek Plagiasi (%) *
1.	Bab 1 – Pendahuluan	10 %	7%
2.	Bab 2 – Studi Pustaka	25 %	18%
3.	Bab 3 – Metodologi Penelitian	35 %	12%
4.	Bab 4 – Pengujian dan Analisis	15 %	8%
5.	Bab 5 – Kesimpulan dan Saran	5 %	1%
6.	Publikasi Tugas Akhir	20 %	15%

Mengetahui,

Dosen Pembimbing I,

(Ir. Nur Alif Mardiyah, M.T.)

Dosen Pembimbing II,

(Khusnul Hidayat, S.T., M.T.)