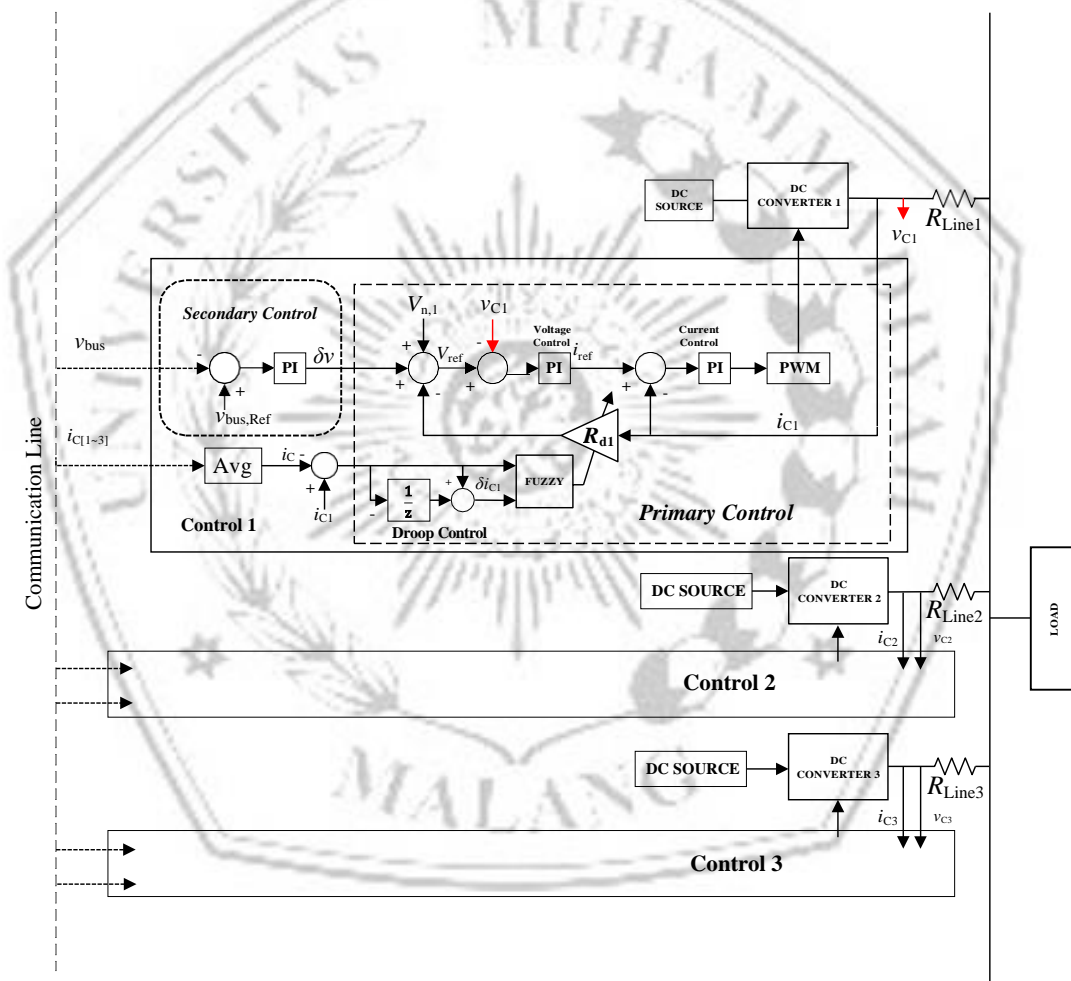


BAB III

METODE PENELITIAN

3.1 Blok Diagram

Untuk menjawab permasalahan yang telah dirumuskan sebelumnya, disarankan metode yang umumnya digambarkan pada blok diagram, sebagaimana terlihat pada Gambar 3.1 di bawah ini.



Gambar 3.1 Rangkaian Blok Diagram *DC Microgrid* menggunakan *Fuzzy*

Pada percobaan yang akan dilakukan digunakan tiga pembangkit terdistribusi yang dimana ketiga pembangkit akan menjadi sumber untuk menyuplai sebuah beban. Untuk memperbaiki kinerja dari *Droop Control* maka ditambahkan *Average Current* dengan menggunakan *Fuzzy* untuk mengatasi kesalahan yang terjadi. *Converter* yang digunakan adalah jenis *Boost Converter* untuk menaikkan tegangan sesuai yang diinginkan.

Pada kondisi *Steady-State*, arus keluaran konverter dihitung dengan cara berikut:

$$I_{o,i} = \frac{V^*_{dc} - V_b}{R_{di} + R_{line,i}} \quad (1)$$

Tegangan DC bus (V_b) merupakan variabel, dan arus yang mengalir di antara dua konverter dapat diekspresikan sebagai berikut:

$$I_{c12} = -I_{c21} = \frac{V_{dc1} - V_{dc2}}{R_{line1} + R_{line2}} \quad (2)$$

$$= \frac{I_{o,1} R_{line1} - I_{o,2} R_{line2}}{R_{line1} + R_{line2}} \quad (\text{Jika } R_{line1} \neq R_{line2}) \quad (3)$$

R_{line1} dan R_{line2} mewakili saluran kabel dari masing-masing konverter ke beban, I_{o1} dan I_{o2} adalah arus keluaran dari masing-masing konverter. Dengan demikian, keterkaitan antara resistansi *droop* dan arus keluaran konverter dapat dijelaskan sebagai berikut:

$$\frac{I_{o,1}}{I_{o,2}} = \frac{R_{d2} + R_{line2}}{R_{d1} + R_{line1}} \quad (4)$$

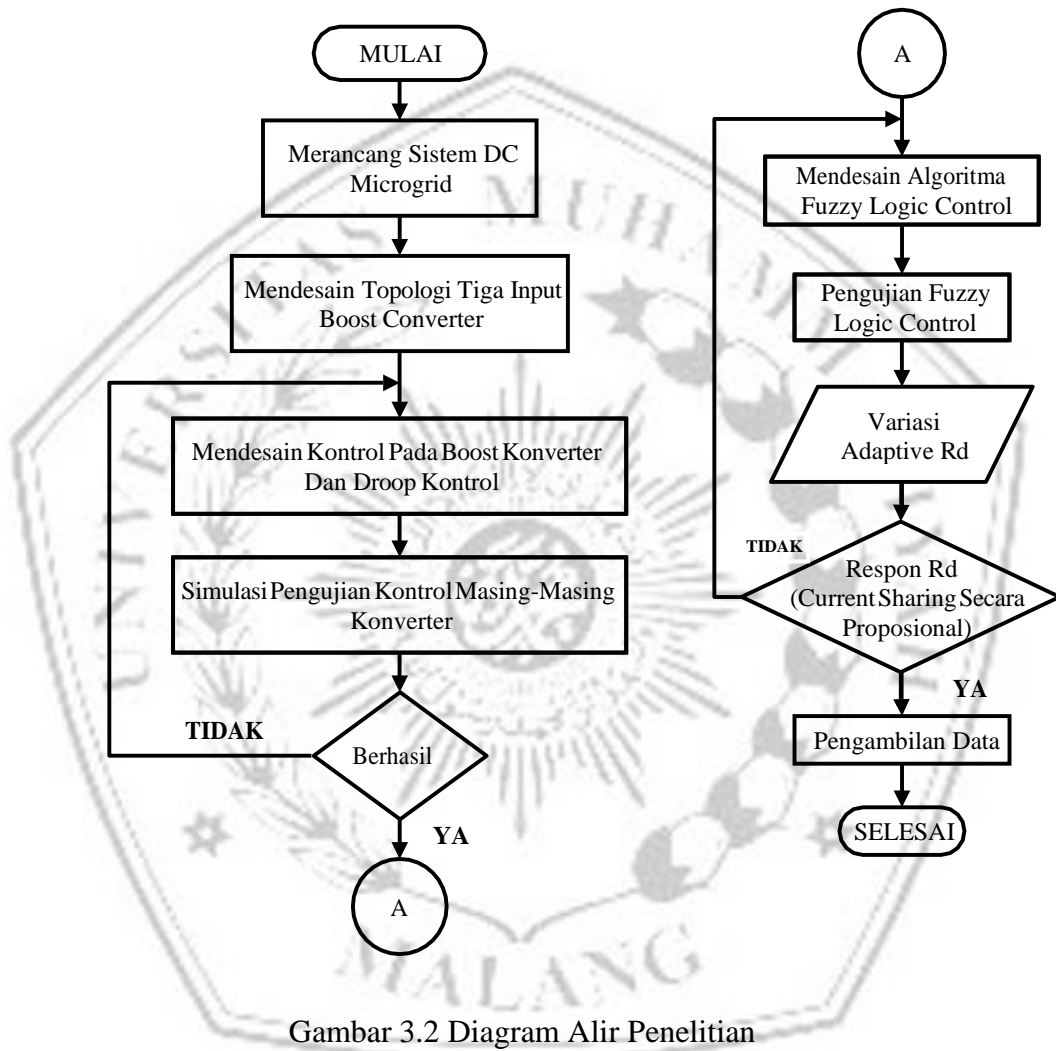
Dengan demikian, kesalahan pembagian beban antara dua konverter dapat dihitung sebagai berikut:

$$\Delta i_{12} = \frac{(R_{d2} + R_{line2}) (V^*_{dc} - V_b) (V^*_{dc} - V_b)}{(R_{d1} + R_{line1}) (R_{d2} + R_{line2})} \quad (5)$$

Droop Control konvensional ini dapat diadaptasi sesuai dengan *Error Current Sharing* yang dihasilkan. Namun, karena batasan metode yang digunakan, itu memiliki batasan dan akurasi tegangan yang kurang efektif[23].

3.2 Diagram Alir Penelitian

Diagram alir adalah salah satu langkah kritis yang perlu dilaksanakan di dalam suatu penelitian. Diharapkan bahwa diagram alir penelitian ini memiliki kemampuan untuk memberikan struktur yang lebih teratur pada jalannya penelitian. Untuk menjalankan penelitian dalam *DC Microgrid*, langkah-langkah yang sesuai telah disajikan dalam diagram air dibawah ini.

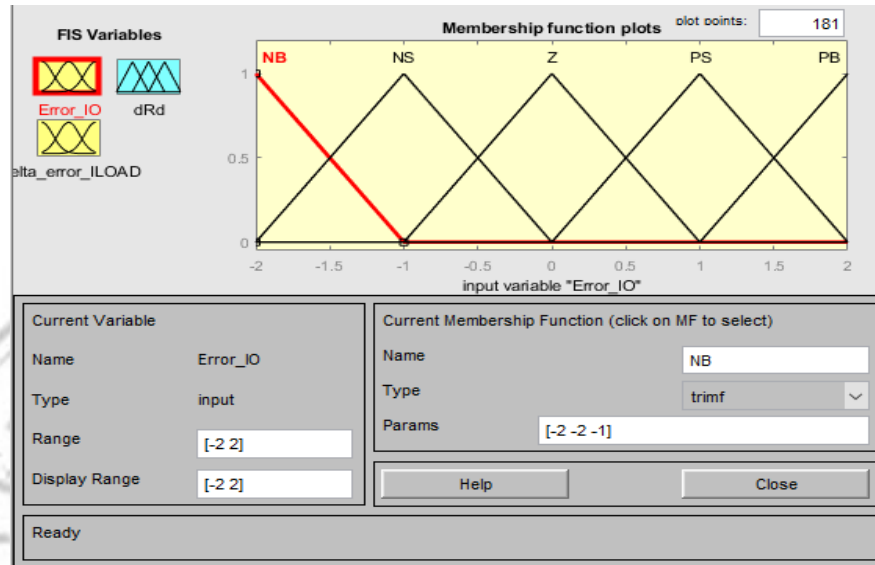


Gambar 3.2 Diagram Alir Penelitian

Proses algoritma *Fuzzy* diinginkan agar jika output arus dan tegangan menunjukkan perbedaan dalam sistem *boost converter* yang disebabkan oleh variasi kabel yang berbeda, perbaikan pada resistansi *droop* akan dilakukan menggunakan algoritma *Fuzzy*. Resistansi *droop* awal akan diperbaiki oleh resistansi *droop* yang baru, dengan harapan mengurangi kesalahan dalam pembagian arus dan tegangan.

3.3 Pemodelan *Fuzzy Logic*

Sebelum memulai simulasi pada perancangan *fuzzy* dilakukan aturan *fuzzy logic* terlebih dahulu. Aturan *fuzzy logic* bisa dilakukan dengan membuka *fuzzy logic designer*. Pada penelitian ini *fuzzy logic* menggunakan metode mamdani, memiliki 2 *input* dan 1 *output*.



Gambar 3.3 Tampilan *Fuzzyfikasi* untuk *Input Error*

Pada Gambar 3.3 *fuzzyfikasi* untuk *input error*(*e*) memiliki *membership function plots* berjumlah 5 yaitu NB (*Negative Big*), NS (*Negative Small*), Z (*Zero*), PS (*Positif Small*), dan PB (*Positif Big*).

Besar dari nilai *error* diperoleh dari hasil pengurangan antara nilai arus keluaran konverter dengan nilai arus keluaran rata-rata konverter[19].

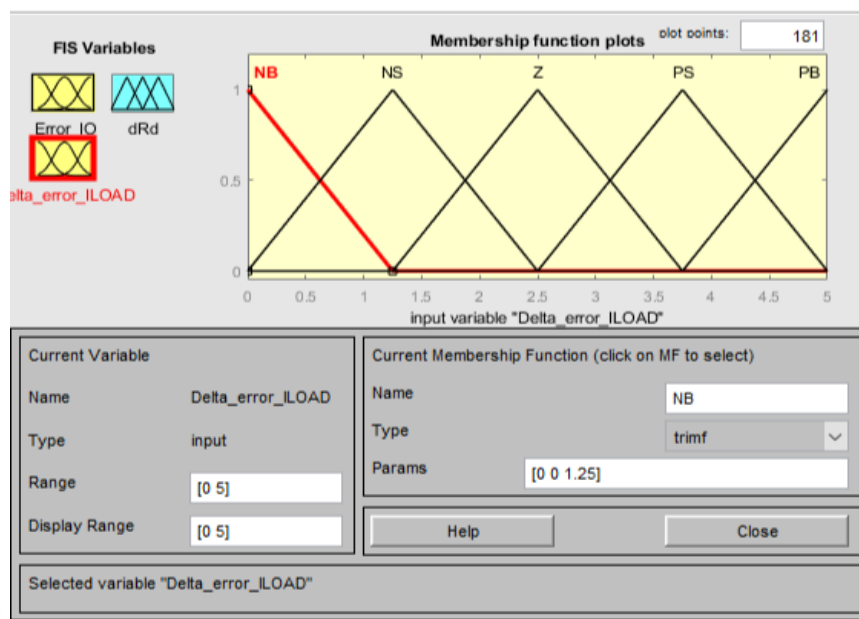
$$E(k) = i_{Cn} - i_{Cavg}$$

Keterangan:

$e(k)$: besar nilai *error*

i_{Cn} : arus keluaran konverter

i_{Cavg} : arus keluaran rata-rata konverter



Gambar 3.4 Tampilan *Fuzzyfikasi* untuk $\Delta Error$

Pada Gambar 3.4 *fuzzyfikasi* untuk *input delta error* (de) memiliki *membership function plots* berjumlah 5 yaitu NB (*Negative Big*), NS (*Negative Small*), Z (*Zero*), PS (*Positif Small*), dan PB (*Positif Big*).

Nilai *delta error* (de) dihitung sebagai selisih antara nilai *error* saat ini ($e(k)$) dan nilai *error* sebelumnya ($e(k-1)$) dengan rumus:[19].

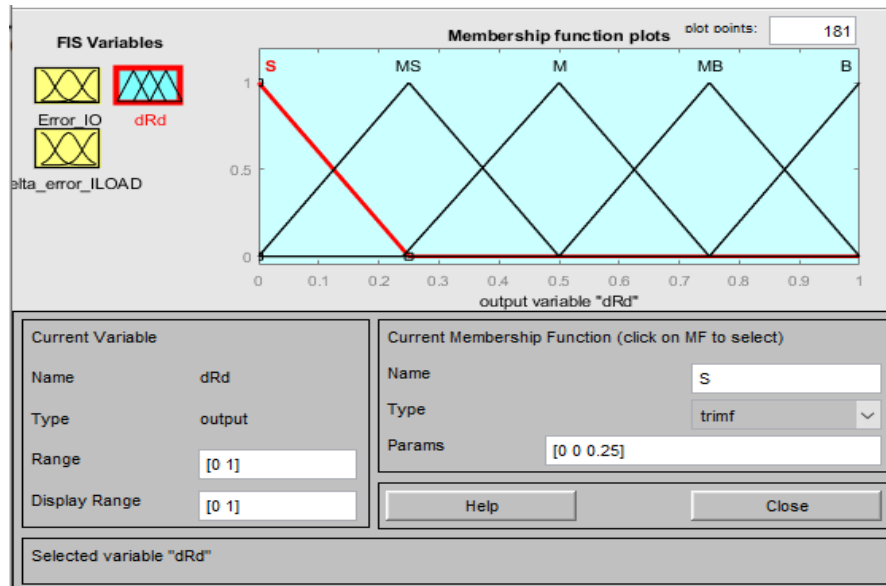
$$de(k) = e(k) - e(k-1)$$

Keterangan:

$de(k)$: besar nilai *delta error*

$e(k)$: besar nilai *error* pada saat tersebut

$e(k-1)$: besar nilai *error* pada saat sebelumnya



Gambar 3.5 Tampilan *Fuzzyfikasi* untuk *Output Rd*

Pada Gambar 3.5 *fuzzyfikasi* untuk *output Rd* memiliki *membership function plots* berjumlah 5 yaitu S (*Small*), MS (*Medium Small*), M (*Medium*), MB (*Medium Big*), B (*Big*). Dan menggunakan rentang nilai [0,1] karena hasil nilai tersebut menunjukkan nilai range sementara.

Sebelum menggunakan kontroler *fuzzy*, perlu disusun terlebih dahulu aturan *fuzzy* untuk menentukan nilai dari setiap tahap kontrol *fuzzy* tersebut. Aturan *fuzzy* terdapat pada tabel 3.1 sebagai berikut :

Tabel 3.1 Aturan *Fuzzy*

| De/e | NB | NS | ZE | PS | PB |
|------|----|----|----|----|----|
| NB | S | S | MS | MS | M |
| NS | S | MS | MS | M | MB |
| ZE | MS | MS | M | MB | MB |
| PS | MS | M | MB | MB | B |
| PB | M | MB | MB | B | B |

Keterangan:

NB = *Negative Big* M = *Medium* B = *Big*
 MS = *Medium Small* MB = *Medium Big* Z = *Zero*
 S = *Small* NS = *Negative Small*

3.4 Desain Parameter Boost Converter DC-DC

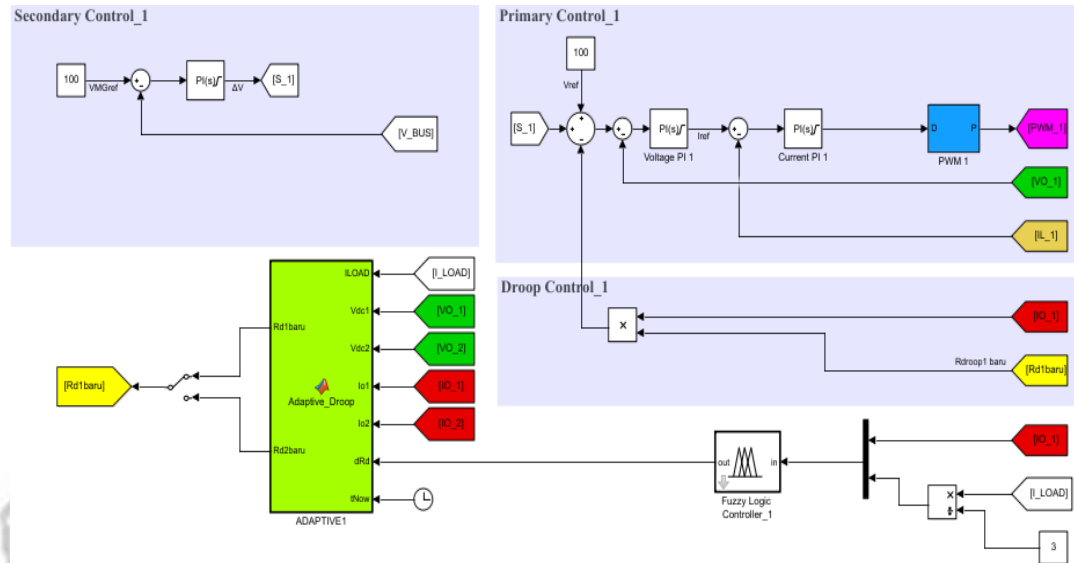
Dalam penelitian ini, digunakan *boost converter DC-DC* sebagai bagian dari proses *Microgrid DC*. Ini merujuk pada sistem *DC Microgrid* ini terdiri dari tiga *boost converter* yang beroperasi secara paralel dengan tiga beban resistif, dan juga dilengkapi dengan kontrol yang sesuai. Tabel dibawah yakni parameter spesifikasi *boost converter*[6].

Tabel 3.2 Parameter Konverter *Boost*

| Deskripsi Parameter | Symbol | Nilai |
|----------------------------|----------|-------------|
| DC Voltage Source | V_{in} | 48 V |
| Ideal Voltage DC bus | V_{MG} | 100 V |
| Switching Frekuensi | F | 10 kHz |
| Induktor Conv 1, 2 dan 3 | L | 0,599 mH |
| Konduktor Conv 1, 2, dan 3 | C | 2,6 mF |
| Resistansi Beban | R | 20 Ω |
| Arus | I | 5 A |
| Daya | P_o | 500 W |
| Duty Cycle | D | 0.52 |

3.5 Desain Pengendalian *Droop*

Dilakukannya desain ini bertujuan untuk menganalisa fluktuasi tegangan dan aliran arus dalam *ouput boost* konverter. Desain *Primary Control* dan *Secondary Control* ditunjukkan sesuai Gambar 3.6 di bawah ini.



Gambar 3.6 Pengendalian *Primary Secondary* dan *Droop Control*

3.5.1 Desain Primary Control

Primary Control sebagai mengatur tegangan dan arus pada *output converter*. Pada *primary control* terdapat pengendalian Tegangan PI (*Propotional-Integral*) dan Arus PI, yang dimanfaatkan untuk menjaga keluaran tegangan dan arus yang dihasilkan pada setiap konverter. V_{oi} , I_{Li} (dengan $i = 1,2$) adalah output dari setiap konverer, dan keduanya dikendalikan menggunakan kontrol Tegangan PI dan Arus PI[6].

Table 3.3 Parameter *Primary Control*

| Deskripsi Parameter | Simbol | Nilai |
|---------------------|--------|-------|
| Tegangan Referensi | Vref | 100 V |
| Voltage PI | Kpv | 0,9 |
| | Kiv | 80 |
| Current PI | Kpi | 0,9 |
| | Kii | 1 |

3.5.2 Desain Secondary Control

Pada *Secondary Control*, terdapat pengendalian hanya pada Tegangan PI. Pengendalian ini bertujuan untuk menjaga tegangan bus dari semua konverter yang terkoneksi dengan beban. Tegangan pada bus yang dihasilkan akan dibandingkan dengan $VMGref$, sehingga memungkinkan dapat diatur sesuai dengan kapabilitas konverter dan memiliki kemampuan untuk mengurangi fluktuasi tegangan[6].

Tabel 3.4 *Secondary Control*

| Deskripsi Parameter | Simbol | Nilai |
|-------------------------|--------|-------|
| Tegangan Referensi Grid | VMGref | 100 V |
| Voltage PI | Kp | 1 |
| | Ki | 15 |

3.5.3 Desain Adaptive Droop Control

Pengaturan dalam *Adaptive Droop Control* dibuat untuk menentukan hasil resistansi *droop* yang baru dan menghapus *droop* yang sebelumnya disebabkan karena perbedaan hambatan kabel. Hasil keluaran V_{oi} , I_{oi} , I_{load} pada setiap konverter akan diubah menjadi untuk pemodelan dan perhitungan kendali *Adaptive Droop Control*. Sesuai pada Gambar 3.6 output V_{oi} , I_{oi} , I_{load} ($i=1,2$) pada setiap konverter akan digunakan untuk menghitung dan memodelkan kendali *Adaptive Droop Control*[6].

Tabel 3.5 Parameter *Adaptive Droop Control*

| Deskripsi parameter | Simbol | Nilai |
|----------------------------------|------------------|--------------|
| Arus maksimum | I_{max} | 10 A |
| Deviasi tegangan | ΔV_{max} | 5 V |
| Kabel resistansi 1 | R_{Line} | 0.2 Ω |
| Kabel resistansi 2 | R_{Line} | 0.4 Ω |
| Kabel resistansi 3 | R_{Line} | 0.6 Ω |
| Resistansi <i>droop</i> initial | R_d | 1 Ω |
| Resistansi <i>droop</i> maksimum | R_{dmax} | 2 Ω |
| Tegangan nominal | V_{nom} | 100 V |

